

# PATENT ABSTRACTS OF JAPAN

# AA

(11)Publication number : 02-087559  
(43)Date of publication of application : 28.03.1990

(51)Int.Cl. H01L 23/12  
H01L 23/02  
H01L 31/02  
// H01L 31/10

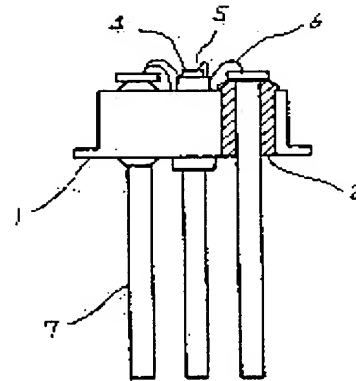
(21)Application number : 63-238704 (71)Applicant : HITACHI LTD  
(22)Date of filing : 26.09.1988 (72)Inventor : TOMIMOTO KOJI  
MINAE YASUO

## (54) SEMICONDUCTOR CASE

### (57)Abstract:

**PURPOSE:** To remove a reactance component and to inhibit high-frequency noise by a method wherein a high dielectric is used as a material which is used for insulating at least one lead wire and a stem from each other.

**CONSTITUTION:** A semiconductor case is constituted in a such a way that a preamplifier 4 and a photodetector 5 are mounted on a stem 1, the preamplifier 4 and the photodetector 5 are bonded to lead wires by wires 6 and a high dielectric 2 is inserted between the stem 1 and the lead wires 7 which are penetrated the stem 1 vertically to the stem 1. Thereby, the case comes to the same thing as that a capacitor is added to a semiconductor case and there is a reduced effect to high-frequency noise, which is generated in the interior of the case. Moreover, by the integral formation of the capacitor with the case, a reduction in the number of the components needed for the case and the improvement of reliability of the case are contrived.



## LEGAL STATUS

[Date of request for examination]  
[Date of sending the examiner's decision of rejection]  
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]  
[Date of final disposal for application]  
[Patent number]  
[Date of registration]  
[Number of appeal against examiner's decision of rejection]  
[Date of requesting appeal against examiner's decision of rejection]  
[Date of extinction of right]

## ⑫ 公開特許公報(A)

平2-87559

⑤ Int. Cl.<sup>5</sup>

識別記号

庁内整理番号

⑬ 公開 平成2年(1990)3月28日

H 01 L 23/12

F

6412-5F

23/02

31/02

// H 01 L 31/10

7738-5F

H 01 L 23/12

S

7522-5F

31/02

B

7733-5F

// H 01 L 31/10

A

審査請求 未請求 請求項の数 1 (全4頁)

⑭ 発明の名称 半導体ケース

⑰ 特 願 昭63-238704

⑱ 出 願 昭63(1988)9月26日

⑲ 発 明 者 富 本 孝 司 神奈川県横浜市戸塚区戸塚町216番地 株式会社日立製作所戸塚工場内

⑳ 発 明 者 薬 袋 康 雄 神奈川県横浜市戸塚区戸塚町216番地 株式会社日立製作所戸塚工場内

㉑ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉒ 代 理 人 弁理士 小川 勝男 外1名

## 明 細 書

## 1 発明の名称

半導体ケース

## 2 特許請求の範囲

1. 複数のリード線とそのリード線を絶縁材質を介して保持するシステムにおいて、少なくとも1本のリード線とシステム間を絶縁するために用いる材質として高誘電体を使用したことを特徴とした半導体ケース。

## 3 発明の詳細な説明

## 〔産業上の利用分野〕

本発明は半導体チップを収納するケースに係り特に半導体ICの電源線に重畳する雑音の影響を低減するのに好適な半導体ケースに関する。

## 〔従来の技術〕

近年、光ファイバ通信の実用化は目ざましいものがある。光ファイバ通信において、伝送距離を長くするためには光受信器(光受信モジュール)の高感度化が必須である。一般に光受信器は、光電変換を行う受光素子とその出力電気信号を増幅

するプリアンプと後段の増幅器、識別回路等から構成されている。従来の光半導体受光パッケージは、第2図に示すように光電変換を行う受光素子5とその出力電気信号を増幅するプリアンプ4をシステム1に搭載している。受光素子5とプリアンプ4はシステム1とシステム1上に貫通しているリード線7にワイヤ6でボンディングしている。この光半導体受光パッケージの出力信号端子は、第6図に示すように増幅器10に接続されている。雑音対策としては光半導体受光パッケージの近傍にバイパスコンデンサ9を用いている。なお、この種の半導体ケースは信頼性確保のためパッケージに封入されている。

## 〔発明が解決しようとする課題〕

上記従来技術は半導体ケース近傍にバイパスコンデンサを用いることにより、高周波ノイズを抑えているが、まだ数mmの距離がある。この点についての配慮がされておらず、微少なりアクトランス成分にも敏感な高周波ノイズに対して数mmの距離がおよぼす影響は大きく、このリアクタンス成分

を取り除かなければならないという問題があった。本考案の目的はリアクタンス成分を取り除くことにより高周波ノイズを抑えることにある。

#### 〔課題を解決するための手段〕

上記目的は、従来駆動系で光半導体受光素子近くにバイパスコンデンサを使用していたものを、光半導体受光素子のリード部にガラスのかわりに高誘電体を使用することにより、達成される。

#### 〔作用〕

従来の光半導体受光パッケージ近傍に用いたバイパスコンデンサで抑えることが出来なかった高周波ノイズは、光入力時受光素子5より発生するため電源線に重畳する。光半導体受光パッケージ近傍といっても数mmの距離があるため、微少なインダクタンスに敏感な高周波ノイズは抑えきれない。このためブリアンプ4に廻り込み増幅されるので特性劣化の原因となっていたが、半導体ケースに高誘電体を用いることにより高周波ノイズを最小にすることが出来る。

例えば、1GHzの周波数帯でバイパスコンデンサ

第2図は、光半導体受光素子でステム1上にブリアンプ4と受光素子5を搭載している。それをワイヤ6でボンディングしている。ステム1とステム1に対して垂直に貫通しているリード線7との間にガラス3を挿入したもので構成されている。

第3図から第5図までは、本考案を応用したものである。第3図は、ステム1とステム1に対して垂直に貫通している複数のリード線7との間に高誘電体2や低誘電体8といったように誘電率の異なるものを挿入している。第4図は、高誘電体2とガラス3を層状に交互に配して誘電率を高めている。第5図は、ステム1の高さを可変するとともにステム1内のリード線7に凸凹を設けて誘電率を高めている。

第6図は、ステム1上のブリアンプ4と受光素子5と増幅器10について示している。Vcc11とGND12間に動作電圧を加えた時に発生するノイズ成分は、増幅器10側のバイパスコンデンサ9で落とすのが通常である。また、バイパスコンデンサ9はステム1側に近いほどこのノイズ成分を抑えるこ

C=100PF、インダクタンスL=10nHとした場合に各々のインピーダンスZa、Zbは、光半導体受光パッケージ近傍にバイパスコンデンサを用いた場合では、

$$Z_a = 1 / (2\pi f C) + 2\pi f L$$

で与えられインピーダンスZa≒64となる。

半導体ケースに高誘電体を用いた場合では、

$$Z_b = 1 / (2\pi f C)$$

で与えられインピーダンスZb≒16Ωとなる。

上記により、半導体ケースに高誘電体を用いるほうがショートに近い値となり、インダクタンスLが小さいほどブリアンプ4に廻り込む高周波ノイズを抑えることが出来る。

#### 〔実施例〕

以下、本考案の一実施例を第1図により説明する。半導体ケースは、ステム1上に、ブリアンプ4と受光素子5を搭載している。それをワイヤ6でボンディングしている。ステム1とステム1に対して垂直に貫通しているリード線7との間に高誘電体2を挿入したもので構成されている。

とができる。

#### 〔発明の効果〕

本考案によれば、半導体ケースにコンデンサを付加したのと同じことになり、半導体ケース内部で発生する高周波ノイズに対して低減効果がある。又、コンデンサが半導体ケースと一体化されたことにより部品点数の減少、信頼性向上に効果がある。特にリアクタンスの小さい値に対して敏感な高周波ノイズが気になる高周波部品に対してその効果は大きい。

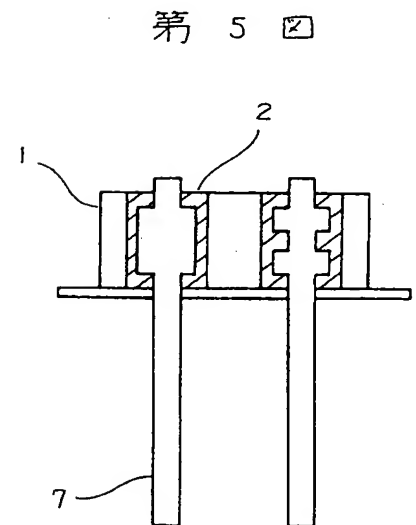
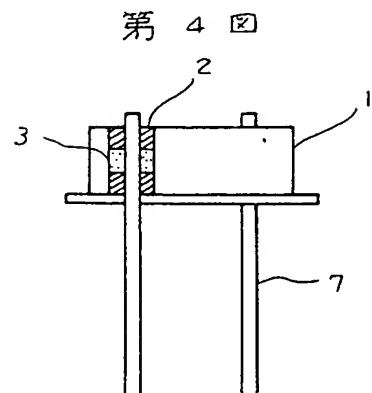
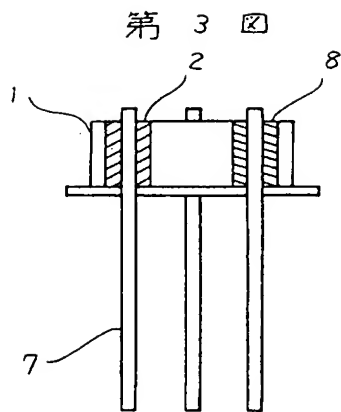
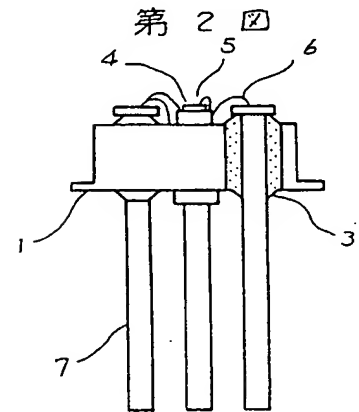
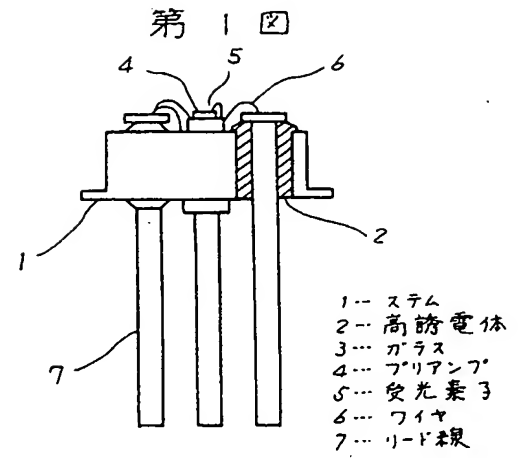
#### 4 図面の簡単な説明

第1図は本発明の一実施例を示す半導体ケースの断面図、第2図は従来装置の断面図、第3図から第5図までは本発明の他の実施例の断面図、第6図は受光素子と駆動系の一部を示す構成図である。

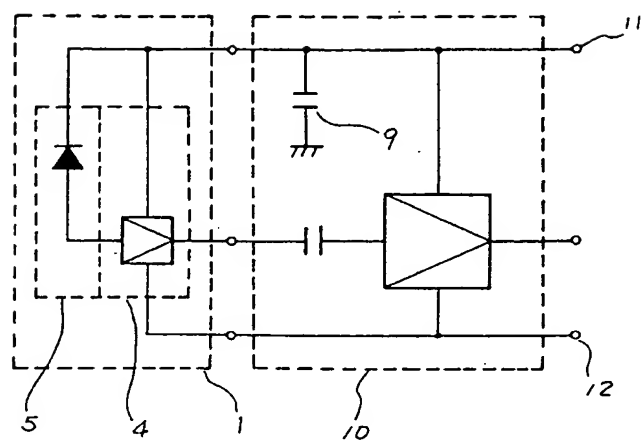
- |         |          |
|---------|----------|
| 1…ステム、  | 2…高誘電体、  |
| 3…ガラス、  | 4…ブリアンプ、 |
| 5…受光素子、 | 6…ワイヤ、   |
| 7…リード線、 | 8…低誘電体、  |

9 ... バイパスコンデンサ、

10 ... 増幅器。



第 6 図



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**